

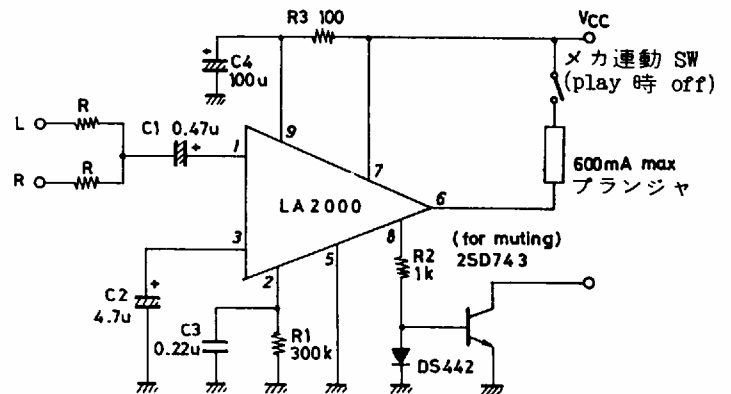
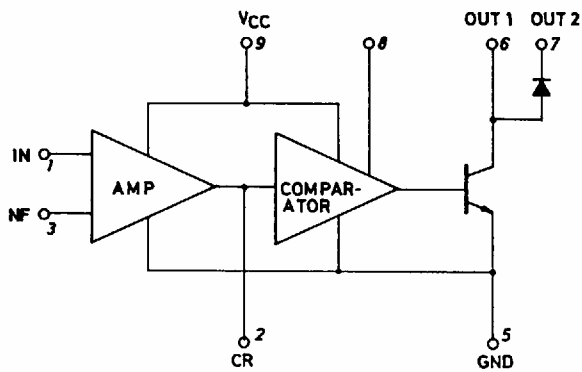
オーディオアクセサリ

Type NO.	Package	Uses	Features & Functions
LA2000 LA2000M LA2010	SIP-9 MFP-8 SIP-9	Audio Level Sencor	・テープの無録音部分を検出(曲間検出およびテープEND検出) ・外付けCRにより自由な時間遅れを作ることができる
LA2500	SIP-9	Pseudo Class A Bias Circuit for Power Amp	・ピュアコンプリメンタリB級のパワーアンプに取り込むことにより簡単に疑似Aクラスのパワーアンプができる
LA2730★	DIP-16	Dolby B NR (1ch)	・ドルビーBタイプノイズリダクションシステム ・プログラマブル入出力アンプ内蔵 ・フェアチャイルドμA7300とピンコンパチブル
LA2746★	DIP-24S	Dolby B NR (2ch)	・ドルビーB 2ch ・ドルビーレベル: 580mVrms ・REC/PLAY入力, REC/LIVE出力, Encode/Decode 各切換えSW内蔵
LA2770★	DIP-42S	Dolby Pro-Logic Surround Matrix Decoder	・サウンドステア(音の定位化)を行うためのアクティブマトリックス回路の全機能を内蔵 ・センタチャネルモード切換えSW内蔵(ノーマル/ファントム/ワイド) ・ドルビーレベル: 300mVrms
LA2775	DIP-14	Dolby Pro-Logic Surround Noise Sequencer	・ドルビープロロジックサラウンドの出力バランス調整用ノイズ発生器 ・ノイズソースの出力チャネル自動切換え(L.C.R.SまたはL.C.R)内蔵
LA2780N★ LA2780NM★	DIP-36S MFP-36S	Dolby Pro-Logic Surround Decoder	・LA2770の機能 アクティブマトリックス センタモードコントロール 4/3ロジックコントロール ・デジタル方式ノイズシーケンサ ・デジタル方式オートバランス ・ドルビーサラウンド/パッシブデコーダの全機能 タイムリンクデジタルディレイ, 変形ドルビーBタイプノイズリダクション, 7kHzローパスフィルタ, 固定マトリックス ・ディレイタイム可変 ・疑似サラウンド対応 ・出力ミュート回路内蔵
LV1000NA★ LV1001MA★	DIP-64S QIP-64E	Dolby Surround Passive Decoder	・タイムリンクデジタルディレイ, 変形ドルビーBタイプノイズリダクション, 7kHzローパスフィルタ, 固定マトリックス ・ディレイタイム可変 ・疑似サラウンド対応 ・出力ミュート回路内蔵
LB3500	SIP-9	1/8 Prescaler	・PLL電子同調用1/8プリスケラ ・FM周波数をC-MOS動作可能周波数に分割

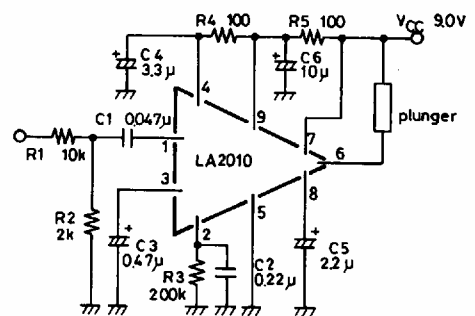
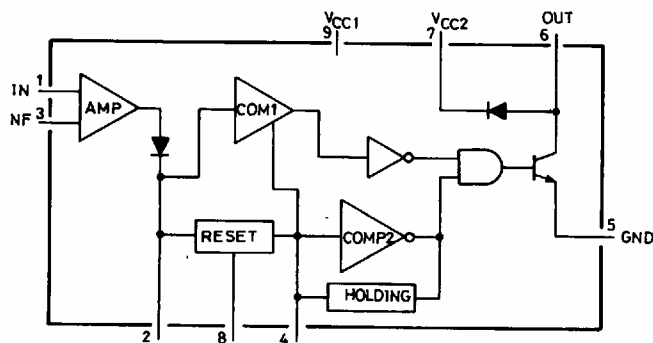
注: 欄内★印はドルビーラボラトリーズライセンスングコーポレーションのライセンシーのみ、供給可能なIC/LSIである。

Note: The products marked by an asterisk in the above table are licensed by the Dolby Laboratories licensing corporation.

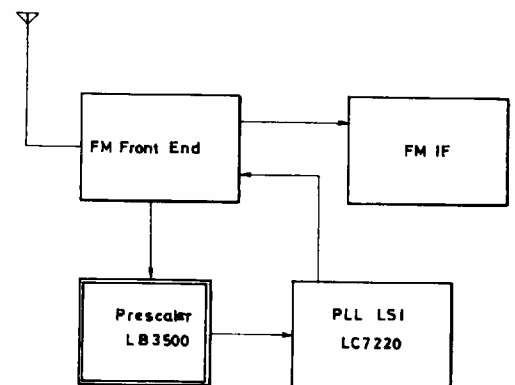
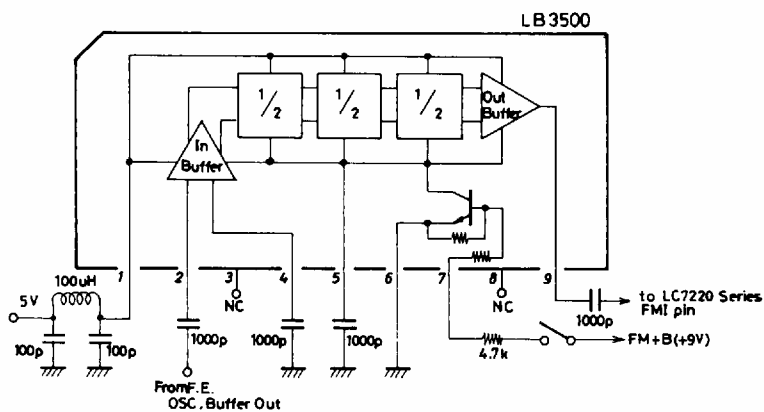
LA2000



LA2010



LB3500



ディジタルオーディオ信号処理プロセッサ (DSP)

LC83015E

概 要

LC83015Eは、高、中級ホームオーディオ(AVアンプ、ミニコンポ、ミニミニコンポ等)および、高、中級カーオーディオをターゲットとしたデュアルプロセッサ構成のDSPです。

LC83010N/NEのファミリ機種にあたり、標準プログラムROMおよび汎用プログラムRAMの両方を内蔵し、処理スピードの高速化を図る、各種インタフェイス機能を充実する等の高性能化を実現したプロセッサです。

標準プログラムROM内のサブルーチンを利用して、音像定位・制御、音場操作、カラオケ等の処理を簡単に実現するとともに、汎用プログラムRAM内に独自の音声信号処理プログラムを入れて実行することも可能である。

機 能

①サイクルタイム: 80ns at $F_s=48\text{kHz}$ (256サイクル/ F_s)

②デュアルハーバード・アーキテクチャ構造により、ステレオ信号の積和演算を1サイクルで実現できる。

下記演算ユニットを独立に2系統持つ

●乗算器	: 24ビット×16ビット(固定小数点)	} × 2
●ALU/シフト	: 32ビット算術演算、24ビット算術論理演算	
●アキュムレータ(AOC)	: 32ビット	
●テンポラリ・レジスタ(TMP0~7)	: 各32ビット	
●内部メモリ	データRAM : 64word×24ビット	
	係数RAM : 128word×16ビット	
	係数ROM : 304word×16ビット	

③プログラムメモリ容量

- 標準プログラムROM : 1024word×32ビット
- 汎用プログラムRAM : 256word×32ビット

④標準プログラムROM内容

- AVサラウンド関連ライブラリ
シニア制御デコーダ+自動入力バランス調整+4chレベルメータ等を実現するのに便利なサブルーチン
- 音場シミュレーション関連ライブラリ
オーディトリウムシミュレーション+ステレオ3バンドグラフィックイコライザ+12バンドスペクトラムアナライザ
- カラオケ関連ライブラリ
キーコントロール+ボイスキャンセラ+マイクエコー

⑤係数ROM内容

- 対数変換/コンプレッサ変換用係数

⑥オーディオインタフェイス機能

- 入力2チャンネル(各種フォーマット対応)
- 出力3チャンネル(32/64FS各種フォーマット対応)

⑦外付けメモリ(DRAM, SRAM/ROM, 疑似SRAM)インタフェイス機能

- DRAM.....(RASアクセスタイム 120ns以下のDRAM)
1M(256k×4), 256k(64k×4) 1個または2個
- SRAM/ROM.....(アドレスアクセスタイム 100ns以下のSRAM)
1M(128k×8), 256k(32k×8) 1個
- 疑似SRAM.....(CEアクセスタイム 70ns以下の疑似SRAM)
1M(128k×8), 256k(32k×8) 1個
- 1サンプリング時間内の外付けメモリへの最大アクセス回数
DRAM(2個使用).....42回/16ビット, 32回/24ビット
SRAM(1個使用).....64回/16ビット, 42回/24ビット
疑似SRAM(1個使用).....64回/16ビット, 42回/24ビット

LC83015E

Overview

The LC83015E is a dual processor type DSP that was developed for use in high- and middle -class home audio application field and also in high- and middle-class car audio application field.

The LC83015E belongs to the LC83010N/NE family that has internal standard program ROM and general program RAM. In addition, the family processors perform high-speed operations and provide various interface functions.

Subroutines provided in the standard program ROM can be used to perform sound positioning, sound control, surround manipulation, Karaoke operation and so forth. All those operations can be carried out by writing user original audio signal processing program to the general program RAM.

Functions

①Cycle time:80ns at $F_s=48\text{kHz}$ (256 cycle/ F_s)

②The dual Harvard architecture allows stereo signal arithmetic operations (multiply and add) to be performed within one cycle.

The LC83015E has the following two independent operations units:

•Multiplier	: 24 bits $\times$ 16 bits (fixed point)	] $\times 2$
•ALU/shifter	: 32-bit arithmetic calculation and 24-bit arithmetic and logical operations	
•Accumulator(ACC)	: 32 bits	
•Temporary register(TMP0-7)	: 32 bits each	
•Internal memories Data RAM	: 64 words $\times$ 24 bits	
Coefficient RAM	: 128 words $\times$ 16 bits	
Constant ROM	: 304 words $\times$ 16 bits	

③Program memory size

- Standard program ROM : 1024 words $\times$ 32 bits
- General program RAM : 256 words $\times$ 32 bits

④Standard program ROM content

- AV surround library
Theater control decoder + automatic input balancing + bass/treble + deemphasis + 4ch level meter
- Sound environment simulation library
Auditorium simulation + stereo 3-band graphic equalizer + 12-band spectrum analyzer
- Karaoke library
Key control + voice canceler + microphone echo

⑤Coefficient ROM content

- Coefficients for Logarithm conversion/compressor conversion

⑥Audio interface functions

- Two input channels (various formats available)
- Three output channels (32/64 FS various formats available)

⑦External memory interface functions (DRAM, SRAM/ROM, quasi SRAM)

- DRAM (RAS access time : 127ns or less)
1M (256k $\times$ 4) or 256k (64 $\times$ 4). One or two chips.
- SRAM/ROM (address access time : 100ns or less)
1M (128k $\times$ 8) or 256k (32k $\times$ 8). One chip.
- Quasi SRAM (CE access time : 70ns or less)
1M (128k $\times$ 8) or 256k (32k $\times$ 8). One chip.
- Maximum access count per sampling time
DRAM (two chips)42 times/16 bits, 32 times/24 bits
SRAM (one chip)64 times/16 bits, 42 times/24 bits
Quasi SRAM (one chip).....64 times/16 bits, 42 times/24 bits